

PCT

世界知的所有権機関
国際事務局
特許協力条約に基づいて公開された国際出願



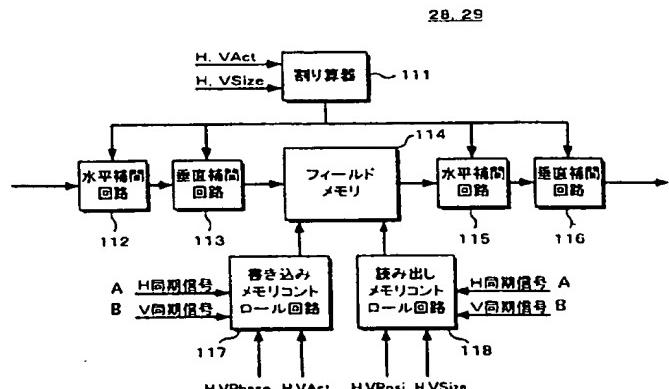
(51) 国際特許分類6 H04N 5/45	A1	(11) 国際公開番号 WO99/26413 (43) 国際公開日 1999年5月27日(27.05.99)
(21) 国際出願番号 PCT/JP98/05140 (22) 国際出願日 1998年11月16日(16.11.98) (30) 優先権データ 特願平9/315106 1997年11月17日(17.11.97) JP (71) 出願人 (米国を除くすべての指定国について) ソニー株式会社(SONY CORPORATION)[JP/JP] 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo, (JP) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 宮崎慎一郎(MIYAZAKI, Shinichiro)[JP/JP] 常富義信(TSUNETOMI, Yoshinobu)[JP/JP] 白浜 旭(SHIRAHAMA, Akira)[JP/JP] 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo, (JP) (74) 代理人 弁理士 杉浦正知(SUGIURA, Masatomo) 〒170-0013 東京都豊島区東池袋1丁目48番10号 25山京ビル420号 Tokyo, (JP)	(81) 指定国 JP, KR, US. 添付公開書類 国際調査報告書	

(54) Title: **TELEVISION DEVICE, DISPLAY METHOD OF TELEVISION DEVICE, SCREEN CONTROL DEVICE AND SCREEN CONTROL METHOD**

(54) 発明の名称 テレビジョン装置およびテレビジョン装置の表示方法並びに画面制御装置および方法

(57) Abstract

The ratio of the enlargement or reduction of an image is set by a divider from a writing range and a reading range. Interpolation in accordance with the enlargement ratio is practiced by a horizontal interpolation circuit and a vertical interpolation circuit and interpolation in accordance with the reduction ratio is practiced by a horizontal interpolation circuit and a vertical interpolation circuit. In a field memory, the part of the image at an arbitrary position with an arbitrary size is written in accordance with a control signal supplied from a writing memory control circuit. Further, the image is read out of a memory in accordance with a control signal supplied from a reading memory control circuit.



111...DIVIDER
 112...HORIZONTAL INTERPOLATION CIRCUIT
 113...VERTICAL INTERPOLATION CIRCUIT
 114...FIELD MEMORY
 115...HORIZONTAL INTERPOLATION CIRCUIT
 116...VERTICAL INTERPOLATION CIRCUIT
 117...WRITING MEMORY CONTROL CIRCUIT
 118...READING MEMORY CONTROL CIRCUIT
 A...H SYNCHRONIZATION SIGNAL
 B...V SYNCHRONIZATION SIGNAL

(57)要約

割り算器では、書き込み範囲と読み出し範囲から画像の拡大または縮小の比率が設定される。水平補間回路、垂直補間回路では、拡大の比率に基づいて補間が行われ、水平補間回路、垂直補間回路では、縮小の比率に基づいて補間が行われる。フィールドメモリでは、書き込みメモリコントロール回路から供給される制御信号に基づいて任意の位置の任意の大きさの画像の部分が書き込まれる。また、メモリでは、読み出しメモリコントロール回路から供給される制御信号に基づいて画像が読み出される。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE アラブ首長国連邦	ES スペイン	LI リヒテンシュタイン	SG シンガポール
AL アルバニア	FI フィンランド	LK スリ・ランカ	SI スロヴェニア
AM アルメニア	FR フランス	LR リベリア	SK スロヴァキア
AT オーストリア	GA ガボン	LS レソト	SL シエラ・レオネ
AU オーストラリア	GB 英国	LT リトアニア	SN セネガル
AZ アゼルバイジャン	GD グレナダ	LU ルクセンブルグ	SZ スワジ蘭
BA ボスニア・ヘルツェゴビナ	GE グルジア	LV ラトヴィア	TD チャード
BB バルバドス	GH ガーナ	MC モナコ	TG トーゴー
BE ベルギー	GM ガンビア	MD モルドヴァ	TJ タジキスタン
BF ブルガリア	GN ギニア	MG マダガスカル	TM トルクメニスタン
BG ブルガリア	GW ギニア・ビサオ	MK マケドニア旧ユーゴスラヴィア	TR トルコ
BH ベナン	GR ギリシャ	共和国	TT トリニダッド・トバゴ
BR ブラジル	HR クロアチア	ML マリ	UA ウクライナ
BY ベラルーシ	HU ハンガリー	MN モンゴル	UG ウガンダ
CA カナダ	ID インドネシア	MR モーリタニア	US 米国
CF 中央アフリカ	IE アイルランド	MW マラウイ	UZ ウズベキスタン
CG コンゴ	IL イスラエル	MX メキシコ	VN ヴィエトナム
CH スイス	IN インド	NE ニジェール	YU ユーゴスラビア
CI コートジボアール	IS アイスランド	NL オランダ	ZA 南アフリカ共和国
CM カメルーン	IT イタリア	NO ノルウェー	ZW ジンバブエ
CN 中国	JP 日本	NZ ニュー・ジーランド	
CU キューバ	KE ケニア	PL ポーランド	
CY キプロス	KG キルギスタン	PT ポルトガル	
CZ チェコ	KP 北朝鮮	RO ルーマニア	
DE ドイツ	KR 韓国	RU ロシア	
DK デンマーク	KZ カザフスタン	SD スーダン	
EE エストニア	LC セントルシア	SE スウェーデン	

明 細 書

テレビジョン装置およびテレビジョン装置の表示方法並びに画面制御装置および方法

5

技術分野

この発明は、第1の画面と第2の画面とを表示することができるピクチャインピクチャまたはピクチャアンドピックチャを表示するようにしたテレビジョン装置およびテレビジョン装置の表示方法並びに画面制御装置および方法に関する。

背景技術

従来の親画面の中に子画面が表示される、いわゆるピクチャインピクチャ（以下、PinPと称する）を行うためのブロック図を第8図に示す。この第8図に示すブロック図では、フィールドメモリ134を介して、子画面のスケーリングと表示位置が設定される。割り算器131には、書き込み範囲（HAct, VAct）と読み出し範囲（HSIZE, VSIZE）の各パラメータが供給される。書き込み範囲（HAct, VAct）は、固定値である。この割り算器131では、拡大または縮小の比率が設定される。水平補間回路132および垂直補間回路133では、割り算器131から縮小の比率が供給された場合、その比率に基づいて入力された画像に対して、水平方向および垂直方向の補間が行われる。

フィールドメモリ134では、書き込みメモリコントロール回路137から供給される制御信号に基づいて垂直補間回路133から供給された画像が書き込まれる。書き込みメモリコントロール回路137

には、水平同期信号、垂直同期信号、書き込みスタート位置（HPhase, VPhase）および固定値の書き込み範囲（HAct, VAct）の各パラメータが供給される。この各パラメータは、第9図に示す関係となる。フィールドメモリ134には、固定値の書き込み範囲（HAct₅, VAct）で囲まれた画像が書き込まれる。

また、フィールドメモリ134では、読み出しメモリコントロール回路138から供給される制御信号に基づいて書き込まれている画像が読み出される。読み出しメモリコントロール回路138には、水平同期信号、垂直同期信号、読み出しスタート位置（HPosition, VPosition）および読み出し範囲（HSize, VSize）の各パラメータが供給される。この各パラメータは、第10図に示す関係となる。フィールドメモリ134に書き込まれている画像は、読み出し範囲（HSize, VSize）で囲まれた範囲に表示されるように読み出される。

水平補間回路135および垂直補間回路136では、割り算器131から拡大の比率が供給された場合、その比率に基づいて供給された画像に対して、水平方向および垂直方向の補間が行われる。

このPinPの特徴は、画面全体を拡大または縮小することを想定して、フィールドメモリ134に書き込み範囲（HAct, VAct）を固定値にしている。表示画面サイズは、読み出し範囲（HSize, VSize）の設定のみにより決定する。書き込みメモリコントロール回路137、読み出しメモリコントロール回路138および割り算器131のための各パラメータと水平、垂直同期信号の関係を第9図および第10図に示す。第9図に示すように書き込み時は、書き込みスタート位置（HPhase, VPhase）だけがパラメータとなる。また、第10図に示す読み出し時は、読み出しスタート位置（HPosition, VPosition）と読み出し範囲（HSize, VSize）のパラメータにより、位置

とサイズの設定を行う。実際の P i n P の表示画面を、第 11 図に示す。この第 11 図に示すように、従来の P i n P では、裏番組の画面の略全体を縮小した子画面 142 が親画面 141 の中に表示される。

しかしながら、P i n P の場合、子画面は画面の略全体を縮小表示 5 しているため、細かい文字の判読や小さい人物の認識が出来ない問題 があった。例えば、子画面で野球やサッカーの試合の中継を表示して いる場合、スコアの判読が不可能となる問題が生じる。

さらに、第 12 図に示す画面 145 に隣接して画面 146 が表示される、いわゆるピクチャーアンドピクチャ（以下、P & P と称する）の 10 場合、レターボックス信号を表示したとき、上下の黒縁が画面 146 のワクの中に表示される問題があった。これは、本来のアスペクト比率ではないワクが画面に表示される問題である。

従って、この発明の目的は、P i n P または P & P の表示において 15 、裏番組の画像または他の入力信号の画像の中の任意の位置の任意の大きさの画像の部分を第 2 の画面に表示するようにしたテレビジョン 装置およびテレビジョン装置の表示方法並びに画面制御装置および方 20 法を提供することにある。

発明の開示

この発明は、同一画面上に第 1 の画面と第 2 の画面とを表示するよ 25 うにしたテレビジョン装置において、裏番組または第 1 の画面に現在 表示されている信号以外の入力信号を拡大または縮小する信号処理手 段を有し、拡大または縮小された入力信号を第 2 の画面に表示するよ うにしたことを特徴とするテレビジョン装置である。

この発明は、同一画面上に第 1 の画面と第 2 の画面とを表示するよ 30 うにしたテレビジョン装置の表示方法において、裏番組または第 1 の

画面に現在表示されている信号以外の入力信号を拡大または縮小し、拡大または縮小された入力信号を第2の画面に表示するようにしたことを特徴とするテレビジョン装置の表示方法である。

- この発明は、入力された信号を画面に表示するようにした画面制御
- 5 装置において、信号の拡大または縮小を判断するための割り算手段と、信号の書き込みおよび読み出しが可能なメモリと、信号の所望の領域をメモリに書き込むための書き込み制御手段と、メモリに書き込まれた信号を画面の所望の位置に表示させるための読み出し制御手段とからなることを特徴とする画面制御装置である。
- 10 この発明は、入力された信号を画面に表示するようにした画面制御方法において、割り算手段によって信号の拡大または縮小を判断し、信号の所望の領域をメモリに書き込み、メモリに書き込まれた信号を画面の所望の位置に表示させることを特徴とする画面制御方法である。
- 15 入力された画像をフィールドメモリに書き込む時に、書き込み範囲 (HAct, VAct) を可変することができる。これによって、Pin Pの子画面では、判読不可能であった細かい文字や小さい人物など、画像の任意の部分の必要な情報だけを表示することにより判読可能とした。また、P & P の第1および／または第2の画面では、レターボ
- 20 ックス信号の上下の黒縁の部分を取り除いて本来のアスペクト比率で表示することを可能とした。

図面の簡単な説明

- 第1図はこの発明が適用されるテレビジョン受像機の一実施形態を示すブロック図、第2図はこの発明の一実施形態のブロック図、第3図はこの発明に適用される書き込み時の説明に用いる略線図、第4図

はこの発明に適用される読み出し時の説明に用いる略線図、第5図はこの発明を適用したピクチャインピクチャの画面の一例、第6図はこの発明を適用したピクチャアンドピクチャの画面の一例、第7図A、第7図Bはこの発明に適用される書き込み範囲を説明するための略線
5図、第8図は従来のピクチャインピクチャのブロック図、第9図は書き込み時の説明に用いる略線図、第10図は読み出し時の説明に用いる略線図、第11図は従来のピクチャインピクチャの画面の略線図、第12図は従来のピクチャアンドピクチャの画面の略線図である。

10 発明を実施するための最良の形態

以下、この発明の実施の形態について図面を参照して説明する。第1図は、この発明が適用されたテレビジョン受像機の一例を示すものである。この発明が適用されたテレビジョン受像機では、PinPの設定が可能とされている。

15 第1図において、1および2はアンテナである。アンテナ1および2でテレビジョン放送局からの信号が受信される。アンテナ1からの受信信号がアンテナスイッチ3の端子3Aに供給されると共に、アンテナスイッチ4の端子4Aに供給される。アンテナ2からの受信信号がアンテナスイッチ3の入力端子3Bに供給されると共に、アンテナ
20 スイッチ4の入力端子4Bに供給される。アンテナスイッチ3の出力がチューナ回路5に供給される。アンテナスイッチ4の出力がチューナ回路6に供給される。

アンテナスイッチ3は、チューナ回路5に入力される信号をアンテナ1からの受信信号とアンテナ2からの受信信号との間で切り換える
25 ものである。アンテナスイッチ3が端子3A側に設定されているときには、アンテナ1からの受信信号がアンテナスイッチ3を介してチュ

一ナ回路 5 に供給される。アンテナスイッチ 3 が端子 3 B 側に設定されると、アンテナ 2 からの受信信号がアンテナスイッチ 3 を介してチューナ回路 5 に供給される。

アンテナスイッチ 4 は、チューナ回路 6 に入力される信号をアンテナ 1 からの受信信号とアンテナ 2 からの受信信号との間で切り換えるものである。アンテナスイッチ 4 が端子 4 A 側に設定されているときには、アンテナ 1 からの受信信号がスイッチ回路 4 を介してチューナ回路 6 に供給される。スイッチ回路 4 が端子 4 B 側に設定されると、アンテナ 2 からの受信信号がスイッチ回路 4 を介してチューナ回路 6 に供給される。

チューナ回路 5 は、親画面用のメインチューナ回路である。チューナ回路 5 により、親画面に映出すべき所望の受信チャンネルが選択される。この受信信号が中間周波信号に変換され、中間周波およびビデオ検波回路 7 に供給される。

チューナ回路 6 は、子画面用のサブチューナ回路である。チューナ回路 6 により、子画面に映出すべき所望の受信チャンネルが選択される。この受信信号が中間周波信号に変換され、中間周波およびビデオ検波回路 8 に供給される。

チューナ回路 5 および 6 には、コントローラ 10 からチャンネル設定信号が供給される。このチューナ設定信号により、チューナ回路 5 および 6 のチャンネルが設定される。チャンネルに関する情報は、メモリ 49 に蓄えられている。

このように、この発明が適用されたテレビジョン受像機では、メインチューナ回路 5 とサブチューナ回路 6 の 2 つのチューナ回路が設けられており、チューナ回路 5 および 6 により、親画面と子画面とで別々のチャンネルが設定できるようになっている。

中間周波およびビデオ検波回路7により、親画面用のメインチューナ回路5からの中間周波信号が増幅され、ビデオ検波される。これにより、親画面を形成するための例えばNTSC方式の複合カラー映像信号が復調される。この複合カラー映像信号がビデオソース切り換え
5 スイッチ12のスイッチ回路13の端子13Aに供給されると共に、スイッチ回路14の端子14Cに供給される。

中間周波およびビデオ検波回路8により、子画面用のサブチューナ回路6からの中間周波信号が増幅され、ビデオ信号が検波される。これにより、子画面を形成するための例えばNTSC方式の複合カラー
10 映像信号が復調される。この複合カラー映像信号がビデオソース切り換えスイッチ12のスイッチ回路14の端子14Aに供給されると共に、スイッチ回路13の端子13Cに供給される。

また、中間周波およびビデオ検波回路7により、例えば、4.5MHzのビート成分から音声中間周波信号が抽出される。この音声中間
15 周波信号が音声デコーダ11に供給される。音声デコーダ11により音声信号が復調される。音声デコーダ11からの音声信号がオーディオソース切り換えスイッチ15の端子15Aに供給される。

また、この発明が適用されたテレビジョン受像機では、外部ビデオ
入力端子16および外部オーディオ入力端子17が設けられている。
20 外部ビデオ入力端子16に外部からの複合カラー映像信号が供給され、外部オーディオ入力端子17に外部からの音声信号が供給される。

外部ビデオ入力端子16からの映像信号がソース切り替えスイッチ
12のスイッチ回路13の端子13Bに供給されると共に、スイッチ
回路14の端子14Bに供給される。外部オーディオ入力端子17か
25 らの音声信号がオーディオソース切り換えスイッチ15の端子15B
に供給される。

ビデオソース切り替えスイッチ12は、コントローラ10からのスイッチ制御信号に基づいて、映像ソースの切り替えを行なうものである。このビデオソース切り替えスイッチ12は、親画面に映出すべき映像信号を選択するスイッチ回路13と、子画面に映出すべき映像信号を選択するスイッチ回路14とを有している。

ビデオソース切り替えスイッチ12のスイッチ回路13の出力端子13Dからは、親画面に映出すべき映像信号が出力される。スイッチ回路14の出力端子14Dからは、子画面に映出すべき映像信号が出力される。

ビデオソース切り替えスイッチ12のスイッチ回路13は、メインチューナ回路5で設定されたチャンネルの映像信号に基づく画面を親画面に映出す場合には、端子13A側に切り換えられ、外部ビデオ入力端子16からの映像信号に基づく画面を親画面に映出す場合には、端子13B側に切り換えられ、サブチューナ回路6で設定されたチャンネルの映像信号に基づく画面を親画面に映出す場合には、端子13C側に切り換えられる。

また、ビデオソース切り替えスイッチ12のスイッチ回路14は、サブチューナ回路6で設定されたチャンネルの映像信号に基づく画面を子画面に映出す場合には、端子14A側に切り換えられ、外部ビデオ入力端子16からの映像信号に基づく画面を子画面に映出す場合には、端子14B側に切り換えられ、メインチューナ回路5で設定されたチャンネルの映像信号に基づく画面を子画面に映出される場合には、端子14C側に切り換えられる。

オーディオソース切り替えスイッチ15は、コントローラ10からのスイッチ制御信号に基づいて、オーディオソースの切り替えを行なうものである。オーディオソース切り替えスイッチ15の出力がオーディオ

ディオアンプ 18 に供給される。オーディオアンプ 18 の出力がスピーカ 19 に供給される。

オーディオ切り換えスイッチ 15 は、メインチューナ回路 5 で設定されたチャンネルの音声信号に基づく音声を出力する場合には、端子 5 15 A 側に切り換えられ、外部オーディオ入力端子 17 からの音声信号に基づく画面を音声を出力する場合には、端子 15 B 側に切り換えられる。

ビデオソース切り換えスイッチ 12 のスイッチ回路 13 の出力端子 13 D から出力される親画面の映像信号は、Y/C 分離回路 21 に供給される。スイッチ回路 14 の出力端子 14 D から出力される子画面の映像信号は、Y/C 分離回路 22 に供給される。

Y/C 分離回路 21 、輝度信号処理回路 23 、クロマ信号処理回路 25 、画像処理回路 29 、マトリクス回路 24 は、親画面に映出する 3 原色信号 R 、 G 、 B を生成するものである。

15 すなわち、Y/C 分離回路 21 により、親画面の映像信号が輝度信号 Y とクロマ信号 C とに分離される。Y/C 分離回路 21 からの輝度信号 Y は、輝度信号処理回路 23 に供給される。輝度信号処理回路 23 で、輝度調整や明るさ調整等の画質調整等が行われる。

Y/C 分離回路 21 からのクロマ信号 C は、クロマ信号処理回路 25 に供給される。クロマ信号処理回路 25 で、受信信号からバースト信号が抽出され、このバースト信号を用いて、色差信号 I および Q が復調される。そして、このクロマ信号処理回路 25 で、ACC (Automatic Color Control) 、周波数特性補正等が行なわれる。

輝度信号処理回路 23 からの輝度信号 Y と、クロマ信号処理回路 25 からの色差信号 I および Q は、画像処理回路 29 へ供給される。画像処理回路 29 がこの発明の要旨であり、後述するように画像処理回

路 2 9 では、輝度信号 Y および色差信号 I および Q に対して処理が施される。この画像処理回路 2 9 では、親画面に映し出すための親画面の信号が形成される。この親画面の信号がマトリクス回路 2 4 に供給される。マトリクス回路 2 4 により、輝度信号 Y と、色差信号 I および Q とにより、親画面用の 3 原色信号 R、G、B が形成される。

Y/C 分離回路 2 2、輝度信号処理回路 2 6、クロマ信号処理回路 2 7、画像処理回路 2 8、マトリクス回路 3 0 は、子画面を生成するためのもので、PinP 回路と呼ばれている。

すなわち、Y/C 分離回路 2 2 により、子画面の映像信号が輝度信号 Y とクロマ信号 C とに分離される。Y/C 分離回路 2 2 からの輝度信号 Y は、輝度信号処理回路 2 6 に供給され、クロマ信号 C は、クロマ信号処理回路 2 7 に供給される。クロマ信号処理回路 2 7 で、受信信号からバースト信号が抽出され、このバースト信号を用いて、色差信号 I および Q が復調される。

輝度信号処理回路 2 6 からの輝度信号 Y と、クロマ信号処理回路 2 7 からの色差信号 I および Q は、画像処理回路 2 8 へ供給される。上述した画像処理回路 2 9 と同様に、画像処理回路 2 8 がこの発明の要旨であり、後述するように画像処理回路 2 8 では、輝度信号 Y および 色差信号 I および Q に対して処理が施される。この画像処理回路 2 8 では、子画面に映し出すための子画面の信号が形成される。この小画面の信号がマトリクス回路 3 0 に供給される。マトリクス回路 3 0 により、輝度信号 Y と、色差信号 I および Q とにより、子画面用の 3 原色信号 R、G、B が形成される。

マトリクス回路 2 4 からの親画面の 3 原色信号 R、G、B およびマトリクス回路 3 0 からの子画面の 3 原色信号 R、G、B は、合成回路 3 1 に供給される。合成回路 3 1 で、親画面の 3 原色信号 R、G、B

と子画面の3原色信号R、G、Bとが合成される。

合成回路31の出力が表示信号の加算回路32に供給される。加算回路32には、表示発生回路51から表示信号が供給される。加算回路32の出力が受像管33に供給される。

- 5 また、スイッチ回路13の出力端子13Dを介して親画面の映像信号およびスイッチ回路14の出力端子14Dを介して子画面の映像信号は、同期分離回路35に供給される。同期分離回路35で水平および垂直同期信号が抽出される。同期分離回路35で抽出された水平同期信号は、水平発振回路36に供給される。また、同期分離回路35
10 で抽出された垂直同期信号は、垂直発振回路44に供給される。

水平発振回路36で、同期分離回路35からの水平同期信号に同期した水平パルスが形成される。この水平パルスが水平ドライブ回路37を介して水平出力回路38に供給される。水平出力回路38により、受像管33の水平偏向コイルに水平のこぎり波電流が流される。

- 15 この時、のこぎり波の帰線期間にフライバックパルスが生じる。このフライバックパルスは、水平発振回路36に帰還される。この帰還パルスと水平発振回路36の出力とが位相比較され、この比較出力に基づいて、発振周波数が制御される。これにより、AFC (Automatic Frequency Control) ループが構成され、水平発振回路36の発振動作の安定が保たれる。
20

また、高圧回路39により、このフライバックパルスを昇圧して高圧が形成される。この高圧は、アノード電圧やフォーカス電圧として、受像管33に印加される。

- 垂直発振回路44で、同期分離回路35からの垂直同期信号に同期したのこぎり波が形成される。この垂直発振回路44の出力が垂直ドライブ回路45を介して垂直出力回路46に供給される。垂直出力回

路 4 6 により、受像管 3 3 の垂直偏向コイルに垂直のこぎり波電流が流される。

コントローラ 1 0 は、全体の動作を制御している。コントローラ 1 0 には、受光回路 4 7 を介して、リモートコマンダ 4 8 から入力が与えられる。この入力に基づいて、受信チャンネル等が設定される。また、コントローラ 1 0 の出力に基づいて、表示発生回路 5 1 から表示信号が発生される。

表示発生回路 5 1 には、水平発振回路 3 6 および垂直発振回路 3 7 から、水平同期信号および垂直同期信号に同期した水平パルスおよび垂直パルスが供給される。なお、水平パルスとしては水平出力回路からのフライバックパルスをそのまま用いるようにしても良い。表示発生回路 4 0 により、この水平パルスおよび垂直パルスに基づくタイミングで表示信号が発生される。この表示信号が加算回路 3 2 に供給される。

15 加算回路 3 2 で、合成回路 3 1 からの 3 原色信号 R、G、B に、表示発生回路 5 1 からの表示信号が重畠される。これにより、受像管 3 3 には、チャンネルや音量の設定状態が管面表示される。

ここで、この発明の要旨である画像処理回路 2 9 および 2 8 の一実施形態のブロック図を図 2 に示す。この一実施形態は、フィールドメモリによって、供給される入力画像の任意の部分の切り出しとスケーリングを行うようにしたものである。割り算器 1 1 1 には、書き込み範囲 (HAct, VAct) と読み出し範囲 (HSize, VSize) の各パラメータが供給される。この割り算器 1 1 1 では、後述するように画像の拡大または縮小の比率が書き込み範囲 (HAct, VAct) と読み出し範囲 (HSize, VSize) によって設定される。設定された比率は、水平補間回路 1 1 2、1 1 5 および、垂直補間回路 1 1 3、1 1 6 へ

供給される。

水平補間回路 112 では、入力された画像に対して、割り算器 111 から縮小の比率が供給された場合、その比率に基づいて水平方向の補間が行われる。水平方向の補間が行われた画像は、垂直補間回路 113 へ供給される。垂直補間回路 113 では、水平補間回路 112 からの画像に対して、割り算器 111 から縮小の比率が供給された場合、その比率に基づいて垂直方向の補間が行われる。垂直方向の補間が行われた画像は、フィールドメモリ 114 へ供給される。

フィールドメモリ 114 では、書き込みメモリコントロール回路 117 から供給される制御信号に基づいて垂直補間回路 113 から供給された画像が書き込まれる。書き込みメモリコントロール回路 117 には、水平同期信号、垂直同期信号、書き込みスタート位置 (HPhase, VPhase) および書き込み範囲 (HAct, VAct) の各パラメータが供給される。この各パラメータは、第 3 図に示す関係となる。フィールドメモリ 114 には、書き込み範囲 (HAct, VAct) で囲まれた画像が書き込まれる。

また、フィールドメモリ 114 では、読み出しメモリコントロール回路 118 から供給される制御信号に基づいて書き込まれている画像が読み出される。読み出しメモリコントロール回路 118 には、水平同期信号、垂直同期信号、読み出しスタート位置 (HPosition, VPosition) および読み出し範囲 (HSize, VSize) の各パラメータが供給される。この各パラメータは、第 4 図に示す関係となる。フィールドメモリ 114 に書き込まれている画像は、読み出し範囲 (HSize, VSize) で囲まれた範囲に表示されるように読み出される。読み出された画像は、水平補間回路 115 へ供給される。

水平補間回路 115 では、フィールドメモリ 114 からの画像に対

して、割り算器 111 から拡大の比率が供給された場合、その比率に基づいて水平方向の補間が行われる。水平方向の補間が行われた画像は、垂直補間回路 116 へ供給される。垂直補間回路 116 では、水平補間回路 115 からの画像に対して、割り算器 111 から拡大の比率が供給された場合、その比率に基づいて垂直方向の補間が行われる。
5 垂直方向の補間が行われた画像は、出力される。

出力された画像は、第 5 図に示すように PinP の子画面 122 として親画面 121 の中に重畠される。この第 5 図の一例では、親画面 121 に TV ニュース番組が表示され、子画面 122 に裏番組の野球
10 中継の得点表示部分が切り出され表示されているので、得点経過が逐一確認できる。

また、PinPにおいて、表示しようとする画像がレターボックス信号の場合には、レターボックス信号を検出し、第 6 図に示すように、
15 レターボックス信号の不要な部分、すなわち上下の黒縁の部分を取り除いた画面 126 が、画面 125 に隣接して表示される。

第 3 図に示すように、書き込み時の水平同期信号、垂直同期信号に対して、水平方向および垂直方向のそれぞれの書き込みスタート位置 (HPhase, VPhase) と書き込み範囲 (HAct, VAct) を決定し、フィールドメモリ 114 への書き込みをコントロールすることにより、
20 入力画像の任意の部分だけがフィールドメモリ 114 に書き込まれる。また、第 4 図に示すように、読み出し時も、読み出し時の水平同期信号、垂直同期信号に対して、水平方向および垂直方向のそれぞれの読み出しスタート位置 (HPosition, VPosition) と読み出し範囲 (HSize, VSize) を決定し、フィールドメモリ 114 への読み出
25 しをコントロールすることにより、書き込み時に切り出してフィールドメモリ 114 に書き込まれた入力画像の任意の部分を、任意の位置

に任意の大きさでもって表示することができる。

ここで、割り算器 1 1 1 で設定された拡大または縮小の比率が

HSize/HAct ≥ 1 、VSize/VAct ≥ 1 の場合

拡大処理となり、フィールドメモリ 1 1 4 からの読み出しは、画素單

- 5 位またはライン単位の 2 度読みを行い、その後画質向上のため補間処理を、上述した水平補間回路 1 1 5 および垂直補間回路 1 1 6 で行う。これらの処理により、入力画像の任意の部分の拡大処理が可能となる。

また、割り算器 1 1 1 で設定された拡大または縮小の比率が

10 HSize/HAct < 1 、VSize/VAct < 1 の場合

縮小処理となり、フィールドメモリ 1 1 4 に書き込む前に、画像に対して補間処理を水平補間回路 1 1 2 および垂直補間回路 1 1 3 で行い、フィールドメモリ 1 1 4 に書き込む際に画素単位またはライン単位で間引きを行う。このように縮小処理の場合、画素単位またはライン

- 15 単位で間引いてフィールドメモリ 1 1 4 へ書き込むので、水平補間回路 1 1 2 および垂直補間回路 1 1 3 において、間引きを行いやすいよう、水平方向および垂直方向に補間処理を行い、任意の縮小が行われる。そして、読み出し時に、読み出しへモリコントロール回路 1 1 8 に供給された読み出しスタート位置 (HPosition, VPosition) と
20 読み出し範囲 (HSize, VSize) に従って連続的に画像が読み出される。これらの処理により、入力画像の任意の部分の縮小処理が可能となる。

例えば、第 7 図 A に示すように、従来は、書き込みスタート位置 H Phase の後、書き込みが許可される期間、すなわち書き込み範囲 HAct t が固定されていたが、第 7 図 B に示すように、書き込みスタート位置 HPhase の後、書き込み範囲 HAct が可変とすることができます。こ

の第7図では、書き込み範囲HActについて、説明したが、書き込み範囲VActも同様に可変とすることができます。

このように、書き込み側の範囲を決めるパラメータ(HAct, VAct)を新たに設けることによって、裏番組の任意の部分をフィールド5メモリ114に書き込むことができる。また、切り出した部分の拡大または縮小の比率は、書き込み範囲(HAct, VAct)と読み出し範囲(HSize, VSize)のパラメータによって設定される。

この一実施形態では、PinPの子画面に表示されている画像またはP&Pの第2の画面に表示されている画像は、裏番組の画像の任意10の部分であるが、親画面または第1の画面に表示されている入力信号以外の画像、例えばビデオ入力からの画像の任意の部分を使用しても良い。

この発明に依れば、PinPの子画面において、細かい文字や小さい人物が拡大表示される。すなわち、画像の任意の部分の必要な情報15だけを切り出し、子画面に表示することにより細かい文字や小さい人物が判読可能となる。例えば、裏番組の野球中継のスコアー表示の部分だけを切り出しPinPの子画面に表示することによって、TVドラマを見ながら、野球中継の得点経過を逐一確認することが可能となる。

20 さらに、この発明に依れば、レターボックス信号に対しても上下の黒縁の部分を取り除き、本来のアスペクト比率でP&P表示が可能となる。

産業上の利用可能性

25 以上のように、この発明に係わるテレビジョン装置およびテレビジョン装置の表示方法並びに画面制御装置および方法は、PinPの子

画面またはP & Pの第1および／または第2の画面となる映像信号の中から必要となる領域のみを取り出すことができ、さらにその信号に対して縮小または拡大を施し、画面に表示させる場合に有用である。

請求の範囲

1. 同一画面上に第1の画面と第2の画面とを表示するようにしたテレビジョン装置において、
 - 5 裏番組または上記第1の画面に現在表示されている信号以外の入力信号を拡大または縮小する信号処理手段を有し、
上記拡大または縮小された上記入力信号を上記第2の画面に表示するようにしたことを特徴とするテレビジョン装置。
2. 請求の範囲第1項において、
 - 10 上記信号処理手段は、
縮小された画像を表示する時に、補間を行う第1の補間手段と、
上記第1の補間手段からの画像が書き込まれるメモリと、
書き込みスタート位置と書き込み範囲とに基づいて上記メモリに書き込まれる画像の部分を指定し、
 - 15 読み出しスタート位置と読み出し範囲とに基づいて上記メモリに書き込まれた画像の部分を読み出すようにした制御手段と、
拡大された画像を表示する時に、上記メモリから読み出された上記画像の部分の補間を行う第2の補間手段とからなることを特徴とするテレビジョン装置。
 - 20 3. 請求の範囲第1項において、
上記第2の画面は、上記第1の画面の中に表示されるようにしたことを特徴とするテレビジョン装置。
 4. 請求の範囲第1項において、
上記第2の画面は、上記第1の画面に隣接して表示されるようにしたことを特徴とするテレビジョン装置。
 - 25 5. 請求の範囲第1項において、

レター ボックス 信号を検出し、検出された上記 レター ボックス 信号の上下の黒縁を取り除いた画像が上記 第 1 および／または 第 2 の画面に表示されるようにしたことを特徴とするテレビジョン装置。

6. 同一画面上に第 1 の画面と第 2 の画面とを表示するようにしたテ
5 レビジョン装置の表示方法において、

裏番組または上記 第 1 の画面に現在表示されている信号以外の入力信号を拡大または縮小し、

上記拡大または縮小された上記入力信号を上記 第 2 の画面に表示するようにしたことを特徴とするテレビジョン装置の表示方法。

- 10 7. 請求の範囲 第 6 項において、

書き込み範囲と、読み出し範囲とから上記拡大または縮小が判断され、上記縮小と判断された場合、

メモリに書き込む前に、上記入力信号に対して水平方向および垂直方向の補間を行い、

- 15 補間が行われた上記入力信号を画素単位またはライン単位で間引いて、書き込みスタート位置および上記書き込み範囲に応じた信号を上記メモリに書き込み、

上記メモリに書き込まれた読み出しスタート位置および上記信号を上記読み出し範囲に応じて読み出し、上記 第 2 の画面に表示するよう

- 20 にしたことを特徴とするテレビジョン装置の表示方法。

8. 請求の範囲 第 6 項において、

書き込み範囲と、読み出し範囲とから上記拡大または縮小が判断され、上記拡大と判断された場合、

- メモリに書き込まれた信号を読み出しスタート位置および上記読み
25 出し範囲に応じて読み出し、

読み出された上記信号に対して水平方向および垂直方向の補間を行

い、上記第2の画面に表示するようにしたことを特徴とするテレビジョン装置の表示方法。

9. 請求の範囲第6項において、

上記第2の画面は、上記第1の画面の中に表示されるようにしたこととを特徴とするテレビジョン装置の表示方法。

10. 請求の範囲第6項において、

上記第2の画面は、上記第1の画面に隣接して表示されるようにしたことを特徴とするテレビジョン装置の表示方法。

11. 請求の範囲第6項において、

10 レターボックス信号を検出し、検出された上記レターボックス信号の上下の黒縁を取り除いた画像が上記第1および／または第2の画面に表示されるようにしたことを特徴とするテレビジョン装置の表示方法。

12. 入力された信号を画面に表示するようにした画面制御装置において、

信号の拡大または縮小を判断するための割り算手段と、

上記信号の書き込みおよび読み出しが可能なメモリと、

上記信号の所望の領域を上記メモリに書き込むための書き込み制御手段と、

20 上記メモリに書き込まれた上記信号を画面の所望の位置に表示させるための読み出し制御手段と

からなることを特徴とする画面制御装置。

13. 請求の範囲第12項において、

上記割り算手段で、書き込み範囲と読み出し範囲とから上記縮小と25 判断された場合、

上記書き込み制御手段は、

上記信号に対して水平方向および垂直方向の補間を行い、
補間が行われた上記信号を画素単位またはライン単位で間引いて、
書き込みスタート位置および書き込み範囲に応じた信号を上記メモリ
に書き込むようにしたことを特徴とする画面制御装置。

5 14. 請求の範囲第12項において、

上記割り算手段で、書き込み範囲と読み出し範囲とから上記拡大と
判断された場合、

上記読み出し制御手段は、

10 上記メモリに書き込まれた上記信号を読み出しがスタート位置および
読み出し範囲に応じて読み出し、

読み出された上記信号に対して水平方向および垂直方向の補間を行
うようにしたことを特徴とする画面制御装置。

15. 請求の範囲第12項において、

上記メモリから読み出された上記信号は、

15 第1の画面の所望の位置に第2の画面として表示されるようにした
ことを特徴とする画面制御装置。

16. 請求の範囲第12項において、

上記メモリから読み出された上記信号は、

20 上記第1の画面に隣接する第2の画面として表示されるようにした
ことを特徴とする画面制御装置。

17. 請求の範囲第12項において、

レターボックス信号を検出し、検出された上記レターボックス信号
の上下の黒縁を取り除いた画像が第1および／または第2の画面に表
示されるようにしたことを特徴とする画面制御装置。

25 18. 入力された信号を画面に表示するようにした画面制御方法にお
いて、

割り算手段によって信号の拡大または縮小を判断し、
上記信号の所望の領域をメモリに書き込み、
上記メモリに書き込まれた上記信号を画面の所望の位置に表示させ
るようとしたことを特徴とする画面制御方法。

5 19. 請求の範囲第18項において、

上記割り算手段で、書き込み範囲と読み出し範囲とから上記縮小と
判断された場合、

上記信号に対して水平方向および垂直方向の補間を行い、

補間が行われた上記信号を画素単位またはライン単位で間引いて、

10 書き込みスタート位置および書き込み範囲に応じた信号を上記メモリ
に書き込むようにしたことを特徴とする画面制御方法。

20. 請求の範囲第18項において、

上記割り算手段で、書き込み範囲と読み出し範囲とから上記拡大と
判断された場合、

15 上記メモリに書き込まれた上記信号を読み出しが位置および
読み出し範囲に応じて読み出し、

読み出された上記信号に対して水平方向および垂直方向の補間を行
うようにしたことを特徴とする画面制御方法。

21. 請求の範囲第18項において、

20 上記メモリから読み出された上記信号は、

第1の画面の所望の位置に第2の画面として表示されるようにした
ことを特徴とする画面制御方法。

22. 請求の範囲第18項において、

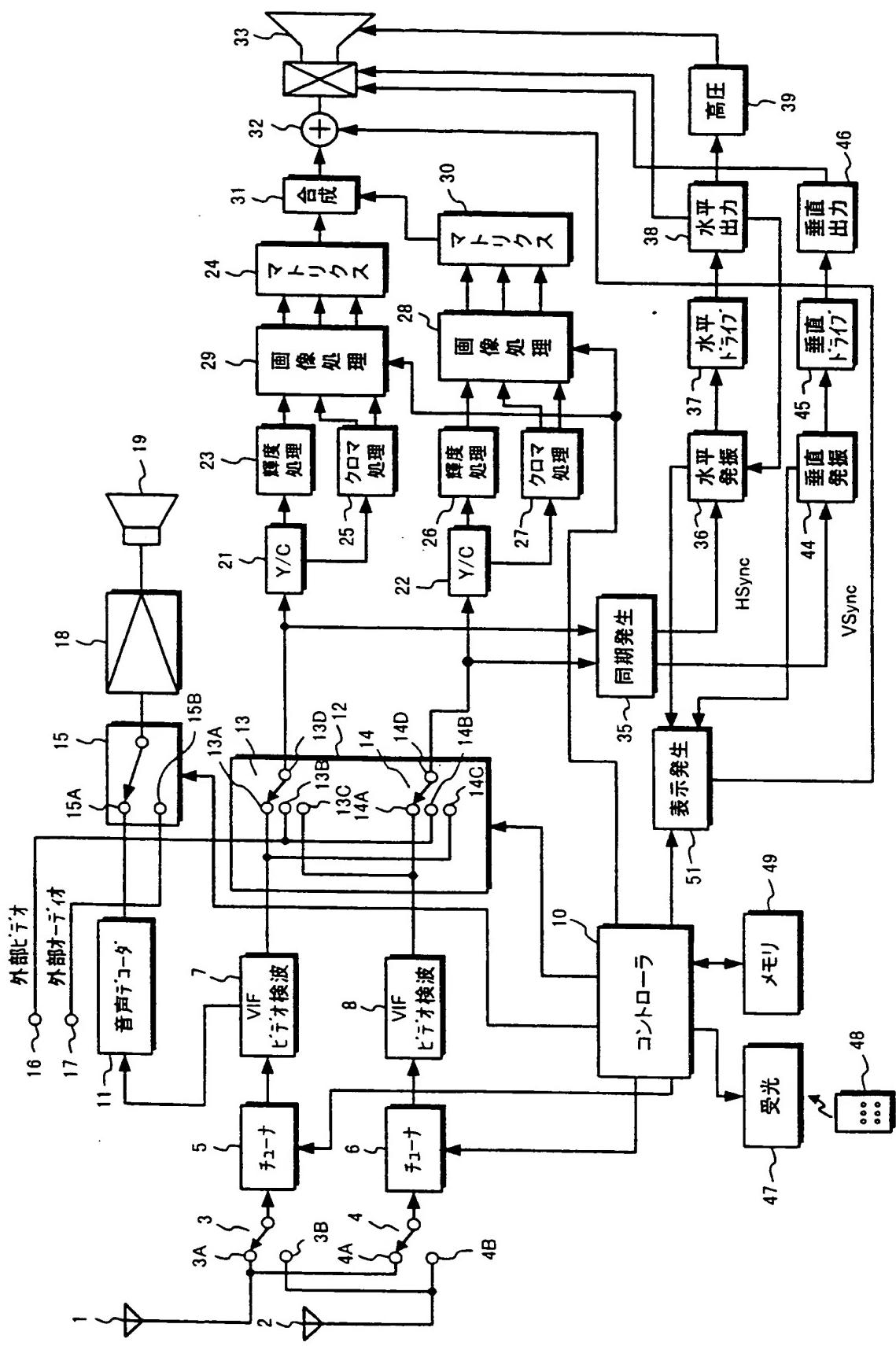
上記メモリから読み出された上記信号は、

25 上記第1の画面に隣接する第2の画面として表示されるようにした
ことを特徴とする画面制御方法。

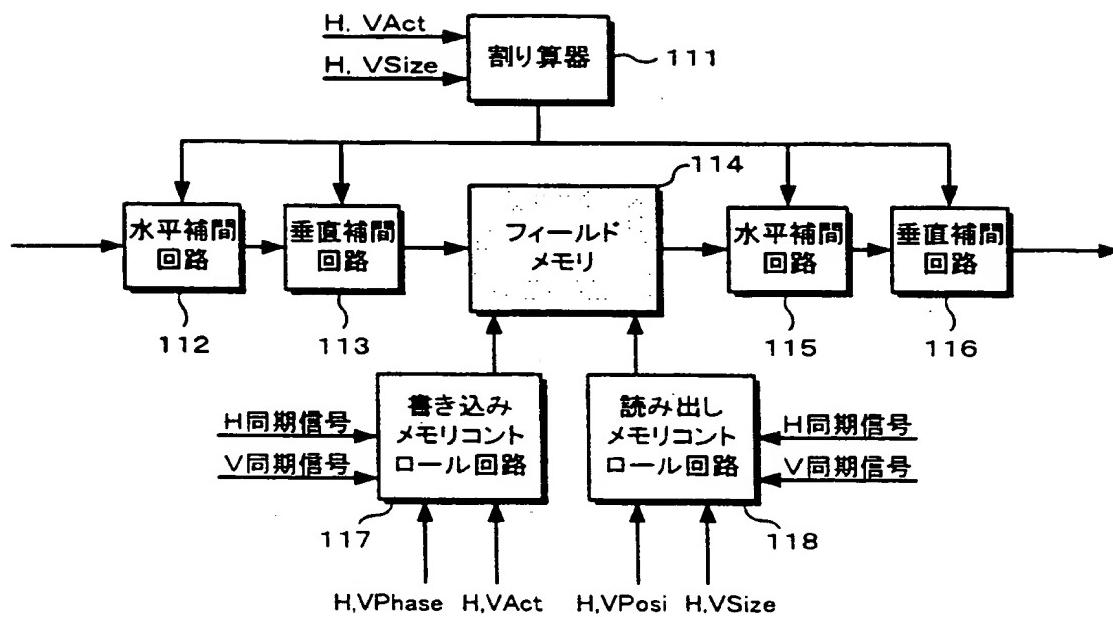
23. 請求の範囲第18項において、

レターボックス信号を検出し、検出された上記レターボックス信号の上下の黒縁を取り除いた画像が第1および／または第2の画面に表示されるようにしたことを特徴とする画面制御方法。

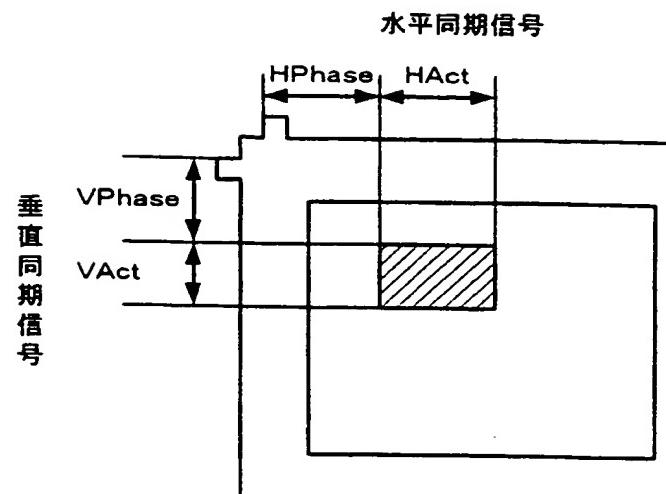
第1図



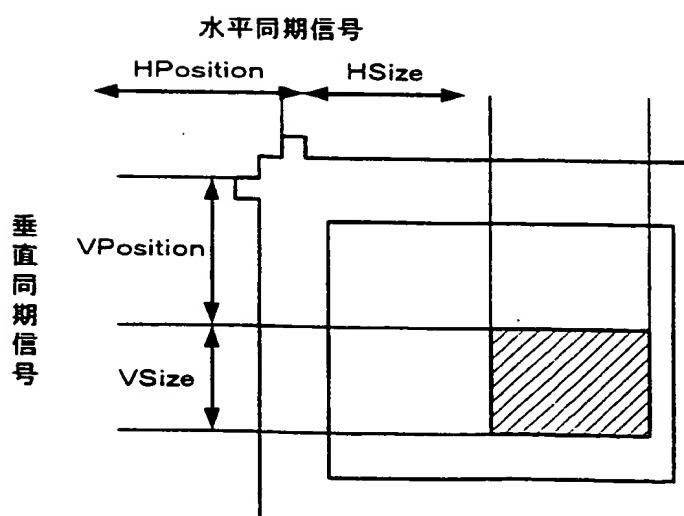
第2図

28, 29

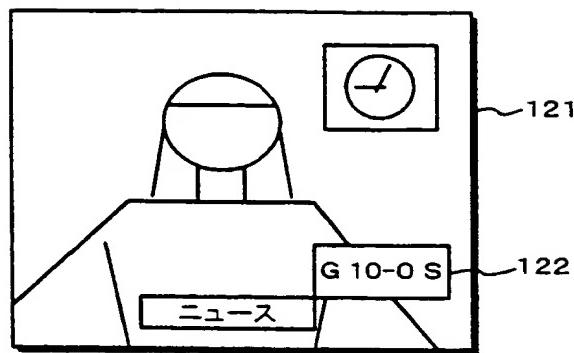
第3図



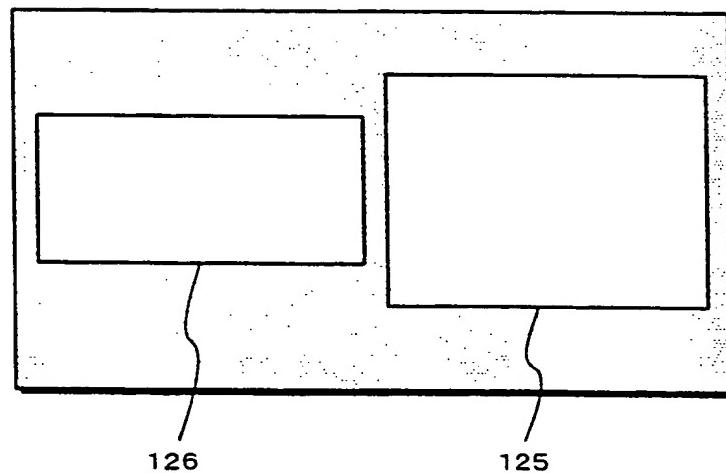
第4図



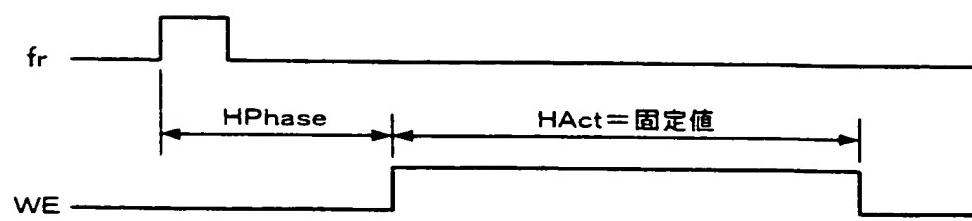
第5図



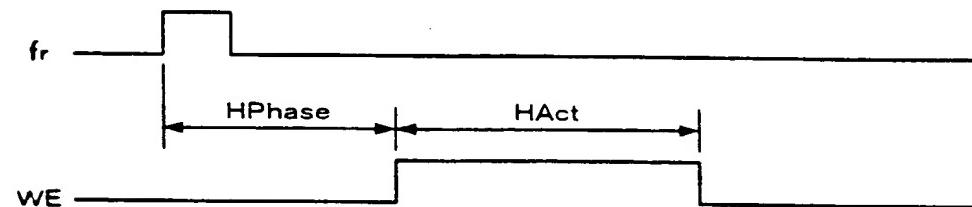
第6図



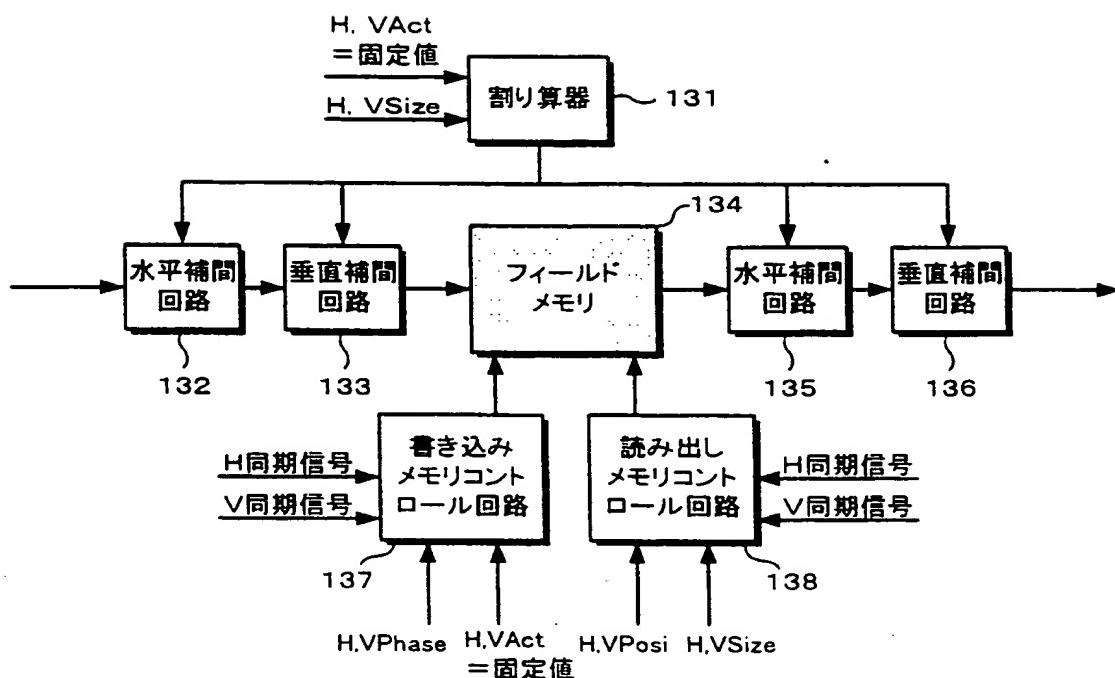
第7図A



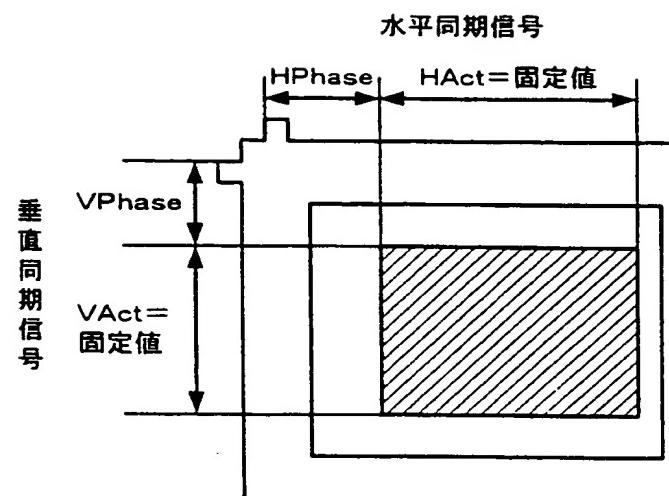
第7図B



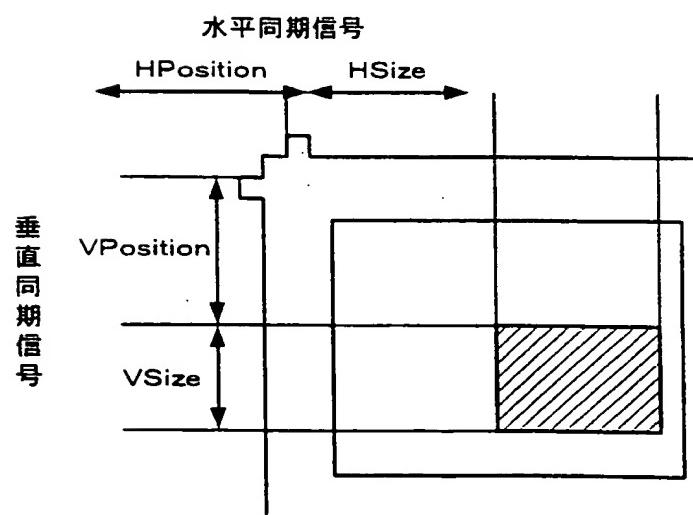
第8図



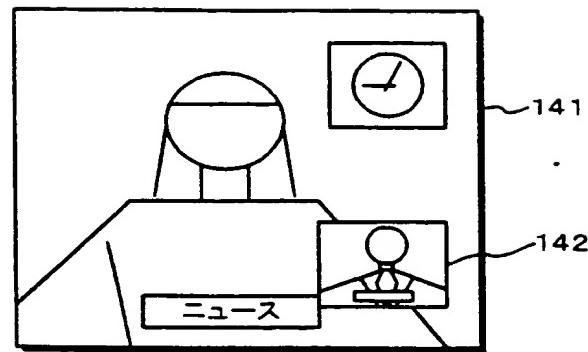
第9図



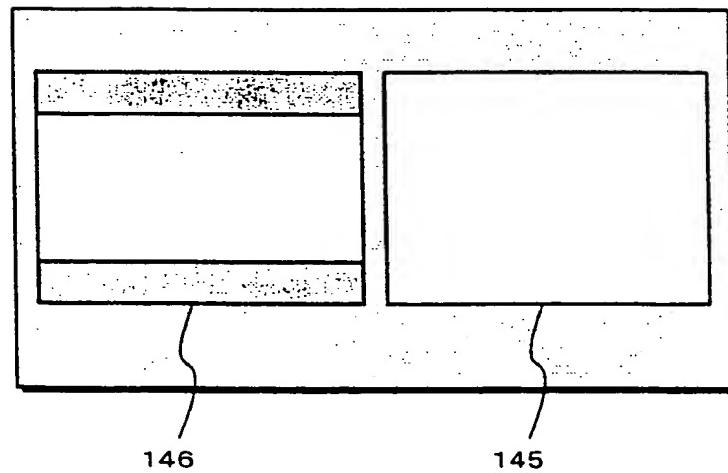
第10図



第11図



第12図



1 1 1 割り算器

1 1 2、1 1 5 水平補間回路

1 1 3、1 1 6 垂直補間回路

1 1 4 フィールドメモリ

1 1 7 書き込みコントロール回路

1 1 8 読み出しコントロール回路

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/05140

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁶ H04N5/45

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁶ H04N5/38-5/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1940-1996 Jitsuyo Shinan Toroku Koho 1996-1998
Kokai Jitsuyo Shinan Koho 1971-1996

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 04-019790, A (Seiko Epson Corp.), 23 January, 1992 (23. 01. 92) (Family: none)	1-3, 6-9, 12-15, 18-21
Y		4, 5, 10, 11, 16, 17, 22, 23
X	JP, 60-180382, A (Matsushita Electric Industrial Co., Ltd.), 14 September, 1985 (14. 09. 85) (Family: none)	1-3, 6-9
Y		4, 5, 10, 11, 16, 17, 22, 23
A		12-15, 18-21
Y	JP, 07-059004, A (Toshiba Corp.), 3 March, 1995 (03. 03. 95) (Family: none)	4, 5, 10, 11, 16, 17, 22, 23
Y	JP, 09-046611, A (Sony Corp.), 14 February, 1997 (14. 02. 97) (Family: none)	4, 5, 10, 11, 16, 17, 22, 23

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier document but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
3 February, 1999 (03. 02. 99)

Date of mailing of the international search report
16 February, 1999 (16. 02. 99)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

国際調査報告

国際出願番号 PCT/JP98/05140

A. 発明の属する分野の分類（国際特許分類（IPC））

Int. C1° H04N5/45

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int. C1° H04N5/38-5/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1940-1996年
 日本国公開実用新案公報 1971-1996年
 日本国実用新案登録公報 1996-1998年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 04-019790, A (セイコーホームズ株式会社) 23. 1月. 1992 (23. 01. 92) (ファミリーなし)	1-3, 6-9, 12-15, 18-21
Y		4, 5, 10, 11, 16 17, 22, 23
X	J P, 60-180382, A (松下電器産業株式会社) 14. 9月. 1985 (14. 09. 85) (ファミリーなし)	1-3, 6-9
Y		4, 5, 10, 11, 16, 17, 22, 23
A		12-15, 18-21

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 03. 02. 99	国際調査報告の発送日 16.02.99
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 夏目 健一郎  5 C 4227 電話番号 03-3581-1101 内線 3543

国際調査報告

国際出願番号 PCT/JP98/05140

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 07-059004, A (株式会社東芝) 3. 3月. 1995 (03. 03. 95) (ファミリーなし)	4, 5, 10, 11, 16 17, 22, 23
Y	J P, 09-046611, A (ソニー株式会社) 14. 2月. 1997 (14. 02. 97) (ファミリーなし)	4, 5, 10, 11, 16 17, 22, 23